

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 03-169266

(43)Date of publication of application : 22.07.1991

(51)Int.Cl.

H02M 7/48
H05B 41/24

(21)Application number : 01-308804

(71)Applicant : MATSUSHITA ELECTRIC WORKS
LTD

(22)Date of filing : 27.11.1989

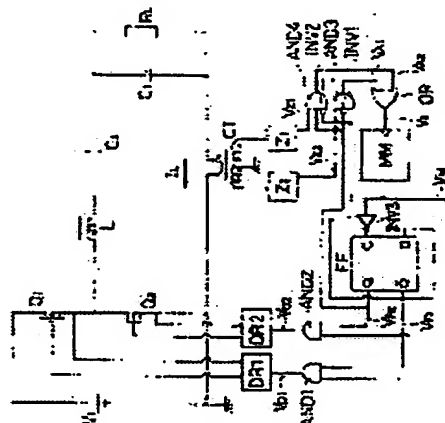
(72)Inventor : SHIOMI TSUTOMU

(54) INVERTER APPARATUS

(57)Abstract:

PURPOSE: To control the condition of two switching elements in a resonant type inverter apparatus so that the two switching elements are not turned on at the same time.

CONSTITUTION: The current I_L of a resonant circuit is detected by detectors Z1 and Z2 and the outputs VZ1 and VZ2 of the detectors Z1 and Z2 are inputted to AND circuits AND4 and AND3, respectively. The output of a monostable multivibrator MM is inputted to AND circuits AND1 and AND2 and their outputs VD1 and VD2 control switching elements Q1 and Q2 via driving circuits DR1 and DR2, respectively. After one switching element Q1 is turned off and a reverse current flows in the other switching element Q2, an on-signal is applied to the other switching element Q2 for a prescribed period.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A) 平3-169266

⑬ Int. Cl.⁹

識別記号

庁内整理番号

⑭ 公開 平成3年(1991)7月22日

H 02 M 7/48
H 05 B 41/24

A 8730-5H
L 7913-3K

審査請求 未請求 請求項の数 1 (全12頁)

⑮ 発明の名称 インバータ装置

⑯ 特 願 平1-308804

⑰ 出 願 平1(1989)11月27日

⑱ 発 明 者 塩 見 務 大阪府門真市大字門真1048番地 松下電工株式会社内

⑲ 出 願 人 松下電工株式会社 大阪府門真市大字門真1048番地

⑳ 代 理 人 弁理士 倉田 政彦

明 細 書

1. 発明の名称

インバータ装置

2. 特許請求の範囲

(1) 逆方向電流を阻止しない第1及び第2のスイッチング素子の直列回路を直流電源に並列的に接続し、第1及び第2のスイッチング素子を交互にオン・オフ駆動する駆動回路を備え、インダクタとコンデンサ及び負荷を含み第1及び第2のスイッチング素子の接続点に得られる電圧により励磁される共振回路を備えるインバータ装置において、一方のスイッチング素子が順方向電流を阻止する状態となったときに、共振回路から当該一方のスイッチング素子に逆方向電流が流れている状態では他方のスイッチング素子は順方向電流を阻止する状態とし、共振回路から当該他方のスイッチング素子に逆方向電流が流れる状態となってから一定期間、当該他方のスイッチング素子が順方向電流を通過する状態となるように、両スイッチング素子を制御する制御回路を設けたことを特徴

とするインバータ装置。

3. 発明の詳細な説明

〔産業上の利用分野〕

本発明は、インバータ装置に関するものであり、例えば放電灯を高周波点灯させる用途に適するものである。

〔従来の技術〕

〔従来例〕

第4図は従来例の回路図である。以下、その回路構成について説明する。直流電源V₁には、スイッチング素子Q₁、Q₂の直列回路が並列的に接続されている。各スイッチング素子Q₁、Q₂はパワーMOSFETよりなり、寄生の逆並列ダイオードを有している。スイッチング素子Q₂の両端には、限流用のインダクタLと直流カット用のコンデンサC₂を介して、放電灯のような負荷R_Lが接続されている。負荷R_Lには共振用のコンデンサC₁が並列接続されている。各スイッチング素子Q₁、Q₂は駆動回路DR1、DR2により交互にオン・オフ駆動される。これにより、インダクタ

しとコンデンサ C_1 から成る共振回路には、略正弦波の交流電流が流れ、コンデンサ C_1 の両端に発生する交流電圧が負荷 R_L に印加される。直流カット用のコンデンサ C_2 の容量は、共振用のコンデンサ C_1 の容量に比べて十分に大きく設定されており、共振には寄与しない。定常状態において、スイッチング素子 Q_1 、 Q_2 のオン期間が等しい場合には、直流電源 V の $1/2$ の電圧が直流カット用のコンデンサ C_2 に充電される。

スイッチング素子 Q_1 に流れる逆方向電流 I_{D1} は電流トランス C_T を介して検出器 $ZD1$ により検出される。検出器 $ZD1$ の出力電圧 V_{Z1} は、スイッチング素子 Q_1 に逆方向電流 I_{D1} が流れたときにのみ“Low”レベルとなる。同様に、スイッチング素子 Q_2 に流れる逆方向電流 I_{D2} は電流トランス C_T を介して検出器 $ZD2$ により検出される。検出器 $ZD2$ の出力電圧 V_{Z2} は、スイッチング素子 Q_2 に逆方向電流 I_{D2} が流れたときにのみ“Low”レベルとなる。

発振器OSCの発振出力は分周器DIVにより

分周され、その第1の分周出力 V_{D1} はアンド回路AND1の一方の入力となり、第2の分周出力 V_{D2} はアンド回路AND2の一方の入力となる。検出器 $ZD1$ 、 $ZD2$ の出力電圧 V_{Z1} 、 V_{Z2} は、それぞれアンド回路AND2、AND1の他方の入力とされている。アンド回路AND1、AND2の出力 V_{A1} 、 V_{A2} はそれぞれ駆動回路DR1、DR2を介してスイッチング素子 Q_1 、 Q_2 の制御電極間に供給されている。

スイッチング素子 Q_1 に逆方向電流 I_{D1} が流れているときには、検出器 $ZD1$ の出力電圧 V_{Z1} が“Low”レベルとなるので、アンド回路AND2の出力 V_{A2} は“Low”レベルとなり、スイッチング素子 Q_2 はオンしない。同様に、スイッチング素子 Q_2 に逆方向電流 I_{D2} が流れているときには、検出器 $ZD2$ の出力電圧 V_{Z2} が“Low”レベルとなるので、アンド回路AND1の出力 V_{A1} は“Low”レベルとなり、スイッチング素子 Q_1 はオンしない。仮に、スイッチング素子 Q_1 (又は Q_2)に逆方向電流 I_{D1} (又は I_{D2})が流れているときに、他方のス

-3-

スイッチング素子 Q_2 (又は Q_1)がオンされると、スイッチング素子 Q_1 (又は Q_2)の逆方向ダイオードの逆回復時間が過ぎるまでは、両スイッチング素子 Q_1 、 Q_2 が同時に順方向にオンすることになり、直流電源 V が短絡されて過大な電流が流れる。第4図に示す回路では、電流トランス C_T 、 C_T と検出器 $ZD1$ 、 $ZD2$ 及びアンド回路AND1、AND2よりなる同時オン防止回路を設けることによって、上述のような同時オンの現象を防止している。

第5図は上記インバータ装置の発振周波数 f と負荷 R_L に印加される出力電圧 V_{RL} の関係を示す図である。負荷 R_L が接続されていない無負荷の状態においては、共振周波数 f_0 よりも高い周波数では、周波数 f の上昇と共に出力電圧 V_{RL} が低下し、共振周波数 f_0 よりも低い周波数では、周波数 f の上昇と共に出力電圧 V_{RL} が上昇する。また、負荷 R_L が接続されている状態においては、共振周波数が無負荷時の共振周波数 f_0 よりも低くなり共振曲線の傾斜は緩やかとなる。負荷 R_L が放電

-4-

灯である場合には、放電灯の始動前と、始動時と、安定点灯時とで負荷 R_L のインピーダンスが異なるので、放電灯の状態に応じて共振特性も変化する。

ところで、共振周波数よりも高い周波数では、共振回路の励振電圧、つまりスイッチング素子 Q_1 の両端電圧に対して、共振回路に流れる共振電流が遅れ位相となる遅相モードで動作し、共振周波数よりも低い周波数では、共振電流が進み位相となる進相モードで動作する。この進相モードでは、スイッチング素子 Q_1 (又は Q_2)がオフする直前に、逆方向ダイオードを介して逆方向電流 I_{D1} (又は I_{D2})が流れる。したがって、進相モードでは、上述の同時オン防止回路が動作することになる。

第6図は第4図に示す回路の動作波形図であり、分周器DIVの分周出力 V_{D1} 、 V_{D2} と、インダクタ L に流れる共振電流 I_L 、検出器 $ZD1$ 、 $ZD2$ の出力電圧 V_{Z1} 、 V_{Z2} 、及びアンド回路AND1、AND2の出力電圧 V_{A1} 、 V_{A2} の関係を示している。第6図の左半分は同時オン防止回路が動作し

-5-

-6-

ていない場合、右半分は同時オン防止回路が動作している場合の動作波形図である。

上述のように、進相モードの発振周波数では、同時オン防止回路が動作するので、スイッチング素子 Q_1, Q_2 に順方向電流 I_{o1}, I_{o2} が流れる期間は発振器OSCで決まる期間よりも短くなる。このため、十分なエネルギーを共振回路に供給できなくなる。

従来例2

第7図は他の従来例の回路図である。この回路にあっては、第1の単安定マルチバイブレートM V 1の出力電圧 V_{o1} を駆動回路DR 1を介して第1のスイッチング素子 Q_1 の制御電極に供給すると共に、第2の単安定マルチバイブレートM V 2の出力電圧 V_{o2} を駆動回路DR 2を介して第2のスイッチング素子 Q_2 の制御電極に供給している。そして、第1の単安定マルチバイブレートM V 1の出力電圧 V_{o1} の立ち下がり、第2の単安定マルチバイブレートM V 2をトリガーすると共に、第2の単安定マルチバイブレートM V 2の出力電

圧 V_{o2} の立ち下がりで、第1の単安定マルチバイブレートM V 1をトリガーしている。

第8図は上記回路の動作波形図である。スイッチング素子 Q_1 のオン期間を定める電圧 V_{o1} のパルス幅は単安定マルチバイブレートM V 1により決定され、スイッチング素子 Q_2 のオン期間を定める電圧 V_{o2} のパルス幅は単安定マルチバイブレートM V 2により決定される。単安定マルチバイブレートM V 1とM V 2のパルス幅は、必要に応じてアンバランスとなるように制御される。これにより、直流カット用のコンデンサ C_2 に分圧される直流電圧が変化し、負荷 R_L に供給される電圧を制御できる。負荷 R_L が放電灯である場合には、調光制御を行うことができる。

しかしながら、この従来例にあっては、発振周波数は単安定マルチバイブレートM V 1とM V 2のパルス幅によって決定されるので、負荷 R_L の状態が変化して進相モードとなった場合には、スイッチング素子 Q_1, Q_2 の同時オンを防止することはできない。

-7-

従来例3

第9図は別の従来例の回路図である。この回路にあっては、発振器OSCの出力電圧 V_o を分周器D I Vで分周し、その第1の分周出力 V_{o1} を駆動回路DR 1を介して第1のスイッチング素子 Q_1 の制御電極に供給しており、第2の分周出力 V_{o2} を駆動回路DR 2を介して第2のスイッチング素子 Q_2 の制御電極に供給している。発振器OSCは、汎用のタイマーIC(例えばシグネティック社製のNE 555)よりなるタイマー回路TMを備えている。このタイマー回路TMは、抵抗 R_1 と R_2 及びコンデンサ C_2 の時定数で決まる矩形波出力電圧 V_o を発振する単安定マルチバイブレートとして動作する。抵抗 R_1, R_2 は可変抵抗よりなり、矩形波出力電圧 V_o が"High"レベルとなる期間と"Low"レベルとなる期間を自由に設定可能としている。この発振器OSCの出力電圧 V_o は、分周器D I Vにおけるアンド回路AND 1, AND 2の一方の入力とされると共に、DフリップフロップFFのクロック入力Cとされている。Dフ

-8-

リップフロップFFの否定出力 \bar{Q} はデータ入力Dに接続されている。したがって、DフリップフロップFFの出力Qはクロック入力Cを1/2の周波数に分周した矩形波電圧となる。このDフリップフロップFFの出力Qと否定出力 \bar{Q} は、それぞれアンド回路AND 1, AND 2の他方の入力とされている。アンド回路AND 1, AND 2の出力は、分周器D I Vの第1及び第2の分周出力 V_{o1}, V_{o2} とされている。

第10図は上記回路の動作波形図である。 V_T は発振器OSCにおける抵抗 R_1, R_2 の接続点の電圧であり、 V_o は発振器OSCの出力電圧、 V_{o1}, V_{o2} は分周器D I Vの第1及び第2の分周出力である。第10図の左半分に示すように、発振器OSCの出力電圧 V_o が"Low"レベルである期間が短い場合には、第1及び第2の分周出力 V_{o1}, V_{o2} が共に"Low"レベルである期間、つまりスイッチング素子 Q_1, Q_2 が共にオフとなる期間(デッドオフタイム)は短い。したがって、共振回路には十分なエネルギーを供給することができる。ところ

-9-

-10-

で、進相モードにおいては、スイッチング素子 Q_1 、 Q_2 の同時オンを防止するために、第10図の右半分に示すように、デッドオフタイムを長くする必要がある。したがって、進相モードにおいては、共振回路に十分なエネルギーを供給することができなくなる。

〔発明が解決しようとする課題〕

上述のように、従来例にあっては、共振型のインバータ装置において、共振回路の共振周波数よりも共振周波数が低い場合には、共振回路の励振電圧よりも共振電流の位相が進み位相となる進相モードで動作し、この進相モードではスイッチング素子の同時オンが生じるという問題があった。そして、このスイッチング素子の同時オンを防止するために、従来例3のように、デッドオフタイムを長く設定したり、従来例1のように、一方のスイッチング素子の逆方向電流が流れ終わるまで、他方のスイッチング素子のオンを禁止するという対策を講じた場合には、スイッチング素子のオン期間が短くなり、共振回路に十分なエネルギーを

供給できなくなるという問題があった。

本発明はこのような点に鑑みてなされたものであり、その目的とするところは、共振型のインバータ装置において、スイッチング素子の同時オンを確実に防止しながら、共振回路に十分なエネルギーを供給することを可能として安定した動作を実現することにある。

〔課題を解決するための手段〕

本発明にあっては、上記の課題を解決するために、第1図に示すように、逆方向電流を阻止しない第1及び第2のスイッチング素子 Q_1 、 Q_2 の直列回路を直流電源 V_1 に並列的に接続し、第1及び第2のスイッチング素子 Q_1 、 Q_2 を交互にオン・オフ駆動する駆動回路 DR_1 、 DR_2 を備え、インダクタ L とコンデンサ C 、及び負荷 R_L を含み第1及び第2のスイッチング素子 Q_1 、 Q_2 の接続点に得られる電圧により共振される共振回路を備えるインバータ装置において、一方のスイッチング素子 Q_1 が順方向電流を阻止する状態となったときに、共振回路から当該一方のスイッチング素子

-11-

Q_1 に逆方向電流が流れている状態では他方のスイッチング素子 Q_2 は順方向電流を阻止する状態とし、共振回路から当該他方のスイッチング素子 Q_2 に逆方向電流が流れる状態となってから一定期間、当該他方のスイッチング素子 Q_2 が順方向電流を通過する状態となるように、両スイッチング素子 Q_1 、 Q_2 を制御する制御回路を設けたことを特徴とするものである。

なお、上記の説明においては、一方のスイッチング素子が Q_1 で、他方のスイッチング素子が Q_2 としているが、逆の場合も含んでおり、一方のスイッチング素子が Q_2 のときには、他方のスイッチング素子は Q_1 である。

〔作用〕

本発明にあっては、このように、共振型のインバータ装置において、一方のスイッチング素子 Q_1 が順方向電流を阻止する状態となったときに、共振回路から当該一方のスイッチング素子 Q_1 に逆方向電流が流れている状態では他方のスイッチング素子 Q_2 は順方向電流を阻止する状態としたの

-12-

で、2つのスイッチング素子 Q_1 、 Q_2 が同時にオンするような不都合は生じない。また、共振回路から他方のスイッチング素子 Q_2 に逆方向電流が流れる状態となってから一定期間、当該他方のスイッチング素子 Q_2 が順方向電流を通過する状態となるようにしたから、共振回路には十分なエネルギーを供給することができる。

なお、上記一定期間は、共振回路に流れる共振電流が反転するタイミングを開始しても良いし、そのタイミングよりも少し遅れたタイミングを開始しても良い。

〔実施例1〕

第1図は本発明の第1実施例の回路図である。以下、その回路構成について説明する。直流電源 V_1 とスイッチング素子 Q_1 、 Q_2 、インダクタ L 、コンデンサ C 、 C 及び負荷 R_L を含む主回路の構成は、第4図に示した従来例と同様であるので、重複する説明は省略する。本実施例では、共振回路に流れる電流 I_L を電流トランス CT を介して検出器 Z_1 、 Z_2 により検出している。スイッチン

-13-

-14-

グ素子 Q_1 に順方向電流が流れているとき、又はスイッチング素子 Q_2 に逆方向電流が流れているときには、電流 I_L は第1図の矢印に示す方向に流れる。このとき、検出器 Z_1 の出力電圧 V_{Z1} が“High”レベルとなる。また、スイッチング素子 Q_2 に順方向電流が流れているとき、又はスイッチング素子 Q_1 に逆方向電流が流れているときには、電流 I_L は第1図の矢印に示す方向とは逆方向に流れる。このとき、検出器 Z_2 の出力 V_{Z2} が“High”レベルとなる。検出器 Z_1, Z_2 の出力 V_{Z1}, V_{Z2} は、それぞれアンド回路AND 4, AND 3の第1の入力となっている。後述のDフリップフロップFFの出力Qは、アンド回路AND 4の第2の入力とされると共に、否定回路INV 1を介してアンド回路AND 3の第2の入力とされている。また、DフリップフロップFFの否定出力 \bar{Q} は、アンド回路AND 3の第3の入力とされると共に、否定回路INV 2を介してアンド回路AND 4の第3の入力とされている。アンド回路AND 3, AND 4の出力 V_{A1}, V_{A2} はオア回路ORに

入力されている。オア回路ORの出力 V_o は単安定マルチバイブレーションMMのトリガー入力とされている。単安定マルチバイブレーションMMは、トリガー入力立ち上がると、所定パルス幅の出力 V_n を発生する。この出力 V_n は、アンド回路AND 1, AND 2の一方の入力とされると共に、否定回路INV 3を介してDフリップフロップFFのクロック入力Cとされている。DフリップフロップFFの否定出力 \bar{Q} はデータ入力Dに接続されている。これにより、DフリップフロップFFの出力Q及び否定出力 \bar{Q} には、クロック入力Cを1/2の周波数に分周した出力 V_{F1}, V_{F2} が得られる。これらの出力 V_{F1}, V_{F2} はアンド回路AND 1, AND 2の他方の入力とされている。そして、アンド回路AND 1, AND 2の出力 V_{D1}, V_{D2} は、それぞれ駆動回路DR 1, DR 2を介してスイッチング素子 Q_1, Q_2 の制御電極に供給されている。

第2図は本実施例の動作波形図であり、共振回路に流れる電流 I_L と、検出器 Z_1, Z_2 の出力 V_{Z1}, V_{Z2} 、アンド回路AND 1, AND 2の出力 $V_{D1},$

-15-

V_{D2} 、DフリップフロップFFの出力 V_{F1}, V_{F2} 、アンド回路AND 3, AND 4の出力 V_{A1}, V_{A2} 、オア回路ORの出力 V_o 及び単安定マルチバイブレーションMMの出力 V_n の関係を示している。同図の左半分はスイッチング素子 Q_1, Q_2 を駆動するための出力 V_{D1}, V_{D2} よりも電流 I_L が遅れて反転する場合の動作波形図であり、右半分はスイッチング素子 Q_1, Q_2 を駆動するための出力 V_{D1}, V_{D2} よりも電流 I_L が先に反転する場合の動作波形図である。

第2図に示すように、単安定マルチバイブレーションMMは、オア回路ORの出力 V_o の立ち上がりでトリガーされる。そして、この単安定マルチバイブレーションMMの出力 V_n が立ち下がると、否定回路INV 3の出力が立ち上がるので、DフリップフロップFFの出力が反転する。今、DフリップフロップFFの出力 V_{F1} が“High”レベルから“Low”レベルに反転し、出力 V_{F2} が“Low”レベルから“High”レベルに反転したとすると、アンド回路AND 1の出力 V_{D1} は、単安定マルチバイブ

レーションMMの出力 V_n の立ち下がりタイミングで、“High”レベルから“Low”レベルに変化する。このとき、第2図の左半分の動作波形図に示すように、電流 I_L が正方向(第1図の矢印で示す方向)に流れている場合には、スイッチング素子 Q_2 に逆方向電流が流れていることになるので、遅相モードであり、スイッチング素子 Q_2 に直ちにオン信号を与えても同時オンは生じない。電流 I_L が正方向に流れている場合には、検出器 Z_1 の出力 V_{Z1} は“High”レベルであるので、アンド回路AND 4の出力は“High”レベルとなり、オア回路ORを介して単安定マルチバイブレーションMMがトリガーされる。これによって、単安定マルチバイブレーションMMの出力 V_n が一定期間は“High”レベルとなり、その間、アンド回路AND 2の出力 V_{D2} が“High”レベルとなって、スイッチング素子 Q_1 にオン信号が与えられる。

一方、第2図の右半分の動作波形図に示すように、アンド回路AND 1の出力 V_{D1} が“High”レベルから“Low”レベルに変化したときに、電流 I_L

-17-

-18-

が負方向(第1図の矢印とは反対方向)に流れている場合には、スイッチング素子 Q_1 に逆方向電流が流れていることになるので、逐相モードであり、スイッチング素子 Q_2 に直ちにオン信号を与えると、同時オンの現象が生じる。電流 I_L が負方向に流れている場合には、検出器 Z_1 の出力 V_{Z1} は“Low”レベルであるので、アンド回路AND4の出力は“Low”レベルとなり、単安定マルチバイブレータMMはトリガーされない。その後、電流 I_L の方向が負方向から正方向に反転すると、検出器 Z_1 の出力 V_{Z1} は“High”レベルとなるので、このタイミングでアンド回路AND4の出力は“High”レベルとなり、単安定マルチバイブレータMMがトリガーされる。これによって、単安定マルチバイブレータMMの出力 V_M が一定期間は“High”レベルとなり、その間、アンド回路AND2の出力 V_{O1} が“High”レベルとなって、スイッチング素子 Q_2 にオン信号が与えられる。このオン信号は、電流 I_L が負方向から正方向に反転する瞬間に立ち上がるので、スイッチング素子 Q_2 の実質的な

オン期間は十分に長く確保されるものであり、したがって、共振回路に十分なエネルギーを供給することができる。

以上の動作は、スイッチング素子 Q_2 がオンされるタイミングを、アンド回路AND4と検出器 Z_1 により制御する場合について説明したが、スイッチング素子 Q_1 がオンされるタイミングをアンド回路AND3と検出器 Z_2 により制御する場合にも同様に成り立つことは言うまでもない。

このように、本実施例にあっては、一方のスイッチング素子 Q_1 (又は Q_2)がオフしたときに、他方のスイッチング素子 Q_2 (又は Q_1)に逆方向電流が流れる状態となってから、当該他方のスイッチング素子 Q_2 (又は Q_1)に一定期間のオン信号を与えるようにしたので、2つのスイッチング素子 Q_1 、 Q_2 が同時にオンすることはなく、しかも各スイッチング素子 Q_1 、 Q_2 のオン期間は十分に長く確保できるので、共振回路に十分なエネルギーを供給することができるものである。

[実施例2]

-19-

第3図は本発明の第2実施例の回路図である。以下、その回路構成について説明する。直流電源 V_1 とスイッチング素子 Q_1 、 Q_2 、インダクタ L 、コンデンサ C_1 、 C_2 及び負荷 R_L を含む主回路の構成は、第4図に示した従来例と同様であるので、重複する説明は省略する。また、第4図に示す従来例と同様に、スイッチング素子 Q_1 に流れる逆方向電流は電流トランスCT1を介して検出器ZD1により検出され、この検出器ZD1の出力は、スイッチング素子 Q_1 に逆方向電流が流れたときにのみ“Low”レベルとなる。同様に、スイッチング素子 Q_2 に流れる逆方向電流は電流トランスCT2を介して検出器ZD2により検出され、この検出器ZD2の出力は、スイッチング素子 Q_2 に逆方向電流が流れたときにのみ“Low”レベルとなる。

本実施例にあっては、第4図に示す従来例の発振部OSCに代えて、単安定マルチバイブレータMMを使用している。この単安定マルチバイブレータMMの出力は、アンド回路AND1、AND

2の一方の入力とされると共に、否定回路INVを介してDフリップフロップFFのクロック入力Cとされている。DフリップフロップFFの否定出力 \bar{Q} はデータ入力Dに接続されている。これにより、DフリップフロップFFの出力Q及び否定出力 \bar{Q} には、クロック入力Cを1/2の周波数に分周した出力が得られる。これらの出力はアンド回路AND5、AND6の一方の入力とされている。アンド回路AND5、AND6の他方の入力には、それぞれ検出器ZD2、ZD1の出力が供給されている。アンド回路AND5、AND6の出力は、それぞれアンド回路AND1、AND2の他方の入力とされると共に、オア回路ORを介して単安定マルチバイブレータMMのトリガー入力とされている。そして、アンド回路AND1、AND2の出力は、それぞれ駆動回路DR1、DR2を介してスイッチング素子 Q_1 、 Q_2 の制御電圧に供給されている。

以下、本実施例の動作について説明する。単安定マルチバイブレータMMは、オア回路ORの出

-20-

-21-

-22-

力の立ち上がりでトリガーされる。そして、一定期間が経過して、この単安定マルチバイブレータMMの出力が立ち下がると、否定回路INVの出力が立ち上がるので、DフリップフロップFFの出力が反転する。今、DフリップフロップFFの否定出力Qが“High”レベルから“Low”レベルに反転し、出力Qが“Low”レベルから“High”レベルに反転したとすると、アンド回路AND1の出力は、単安定マルチバイブレータMMの出力V_nの立ち下がりのタイミングで、“High”レベルから“Low”レベルに変化する。このため、スイッチング素子Q₁は順方向電流を阻止する状態となるが、このとき、スイッチング素子Q₁に逆方向電流が流れていれば、遅相モードであり、スイッチング素子Q₁に直ちにオン信号を与えても同時オンは生じない。この場合には、検出器ZD1の出力は“High”レベルであるので、アンド回路AND6の出力は“High”レベルとなり、オア回路ORを介して単安定マルチバイブレータMMがトリガーされる。これによって、単安定マルチバイ

レータMMの出力が一定期間は“High”レベルとなり、その間、アンド回路AND2の出力が“High”レベルとなって、スイッチング素子Q₂にオン信号が与えられる。

一方、上述のように、アンド回路AND1の出力が“High”レベルから“Low”レベルに変化したときに、スイッチング素子Q₁に逆方向電流が流れている場合には、遅相モードであり、スイッチング素子Q₁に直ちにオン信号を与えると、同時オンの現象が生じる。この場合には、検出器ZD1の出力は“Low”レベルであるので、アンド回路AND6の出力は“Low”レベルとなり、単安定マルチバイブレータMMはトリガーされない。その後、スイッチング素子Q₁の逆方向電流が停止し、他方のスイッチング素子Q₂に逆方向電流が流れる状態になると、検出器ZD1の出力は“High”レベルとなるので、このタイミングでアンド回路AND6の出力は“High”レベルとなり、単安定マルチバイブレータMMがトリガーされる。これによって、単安定マルチバイブレータMMの出力

-23-

が一定期間は“High”レベルとなり、その間、アンド回路AND2の出力が“High”レベルとなって、スイッチング素子Q₂にオン信号が与えられる。このオン信号は、共振回路からの逆方向電流がスイッチング素子Q₁からスイッチング素子Q₂に引き継がれる瞬間、つまり共振電流が反転する瞬間に開始するので、スイッチング素子Q₁の実質的なオン期間は十分に長く確保されるものであり、したがって、共振回路に十分なエネルギーを供給することができる。

以上の動作は、スイッチング素子Q₁がオンされるタイミングを、アンド回路AND6と検出器ZD1により制御する場合について説明したが、スイッチング素子Q₁がオンされるタイミングをアンド回路AND5と検出器ZD2により制御する場合にも同様に成り立つことは言うまでもない。

なお、本発明において、スイッチング素子Q₁、Q₂はパワーMOSFETに限定されるものではなく、バイポーラトランジスタに逆並列ダイオードを付加したものでも良く、一般に逆方向電流を

-24-

阻止しない半導体スイッチ素子であれば使用できる。

また、インバータ装置の回路構成についても、実施例で例示したような変形ハーフブリッジ回路には限定されず、ハーフブリッジ回路やフルブリッジ回路等であっても良く、共振型のインバータ装置であれば、本発明を適用できる。ここで、フルブリッジ回路とは、第1及び第2のスイッチング素子の直列回路と、第3及び第4のスイッチング素子の直列回路が、直流電源に並列的に接続され、第1及び第2のスイッチング素子の接続点と第3及び第4のスイッチング素子の接続点との間に負荷を含むLC共振回路が接続された回路であり、LC共振回路に交互に逆極性の電圧が印加されるように、第3のスイッチング素子は第2のスイッチング素子と同時にオン・オフされ、第4のスイッチング素子は第1のスイッチング素子と同時にオン・オフされる。また、ハーフブリッジ回路とは、フルブリッジ回路における第3及び第4のスイッチング素子をそれぞれコンデンサに置き換えた回

-25-

-26-

路である。

【発明の効果】

本発明にあつては、いわゆる共振型のインバータ装置において、一方のスイッチング素子が順方向電流を阻止する状態となったときに、共振回路から当該一方のスイッチング素子に逆方向電流が流れている状態では他方のスイッチング素子は順方向電流を阻止する状態となるように制御しているので、2つのスイッチング素子が同時にオンすることはなく、同時オンによる過電流を確実に防止できるという効果があり、また、共振回路から当該他方のスイッチング素子に逆方向電流が流れる状態となつてから一定期間、当該他方のスイッチング素子が順方向電流を通過する状態となるように制御しているので、当該他方のスイッチング素子の実質的な順方向導通期間を十分に長くすることができ、したがつて、共振回路に十分なエネルギーを供給することができ、安定した発振動作を実現できるという効果がある。

4. 図面の簡単な説明

第1図は本発明の第1実施例の回路図、第2図は同上の動作波形図、第3図は本発明の第2実施例の回路図、第4図は従来例の回路図、第5図は同上に用いる共振回路の特性図、第6図は同上の動作波形図、第7図は他の従来例の回路図、第8図は同上の動作波形図、第9図は別の従来例の回路図、第10図は同上の動作波形図である。

V_1 は直流電源、 Q_1, Q_2 はスイッチング素子、 L はインダクタ、 C_1 はコンデンサ、 R_L は負荷、 CT は電流トランス、 MM は単安定マルチバイブレータである。

代理人 弁理士 倉田 政 彦

第 1 図

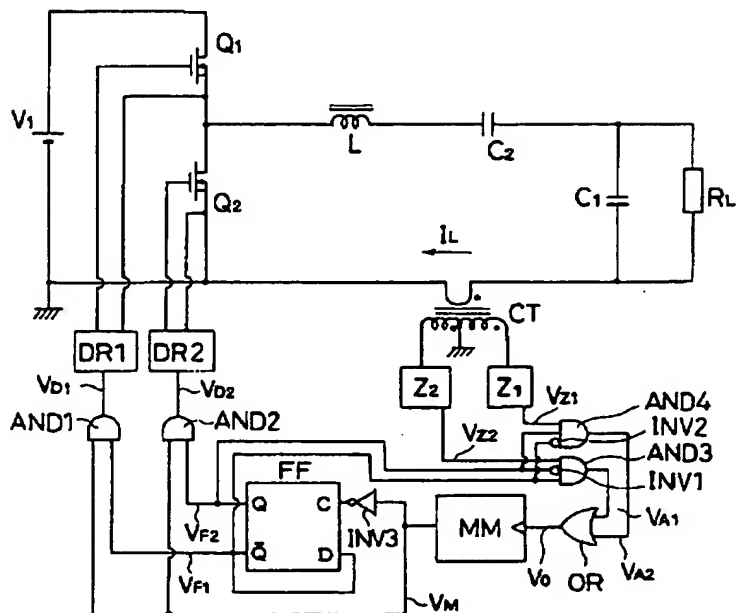


図 2

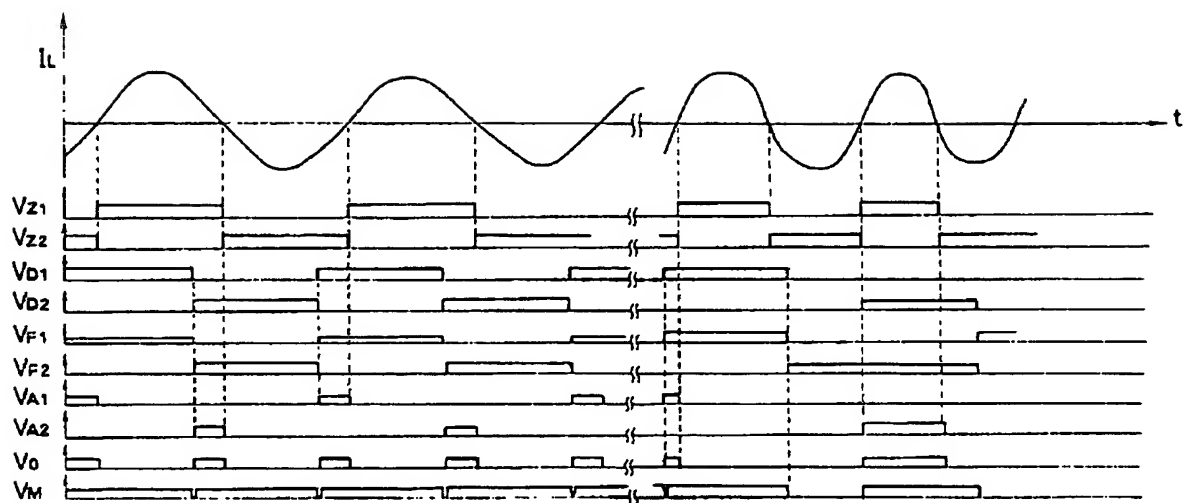
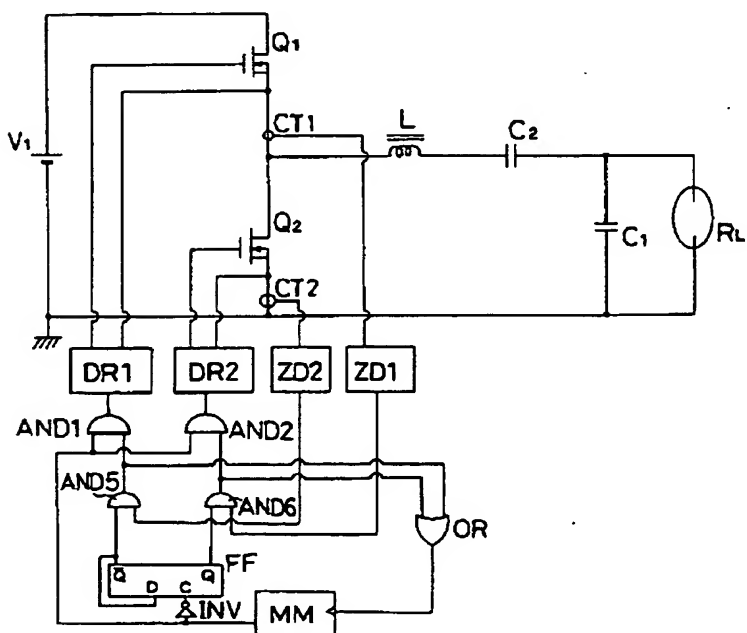
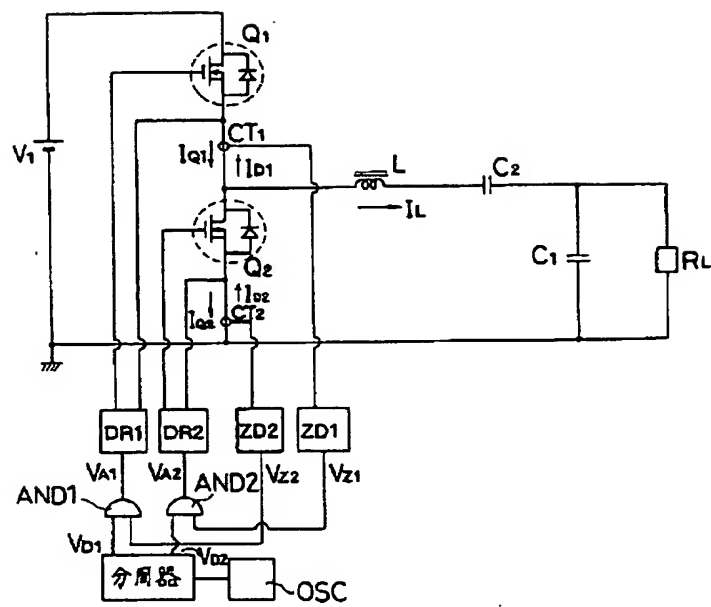


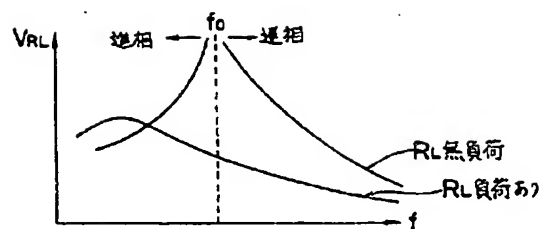
図 3



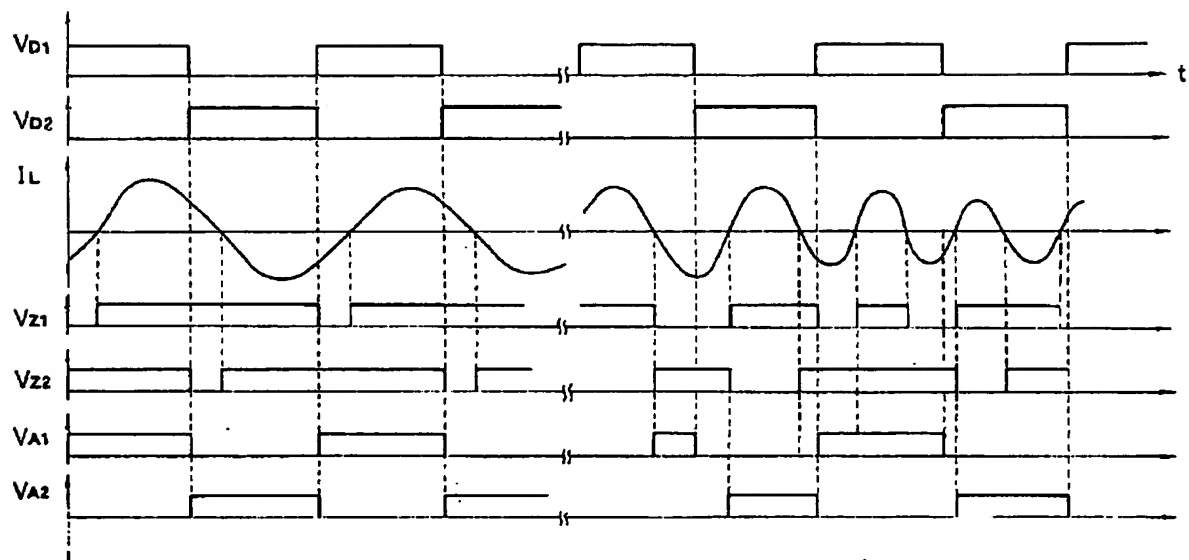
第 4 図



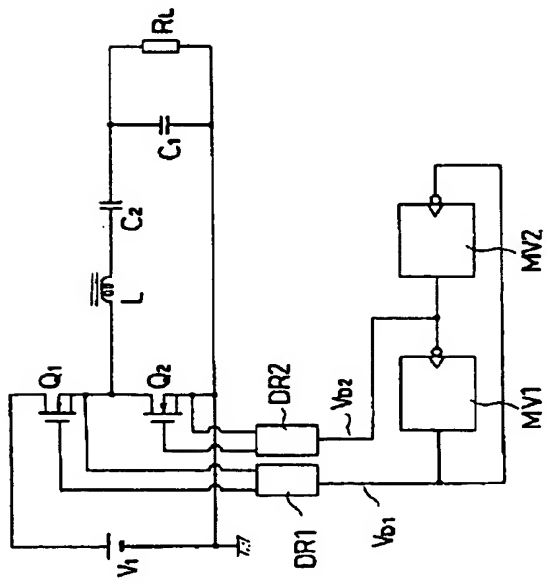
第 5 図



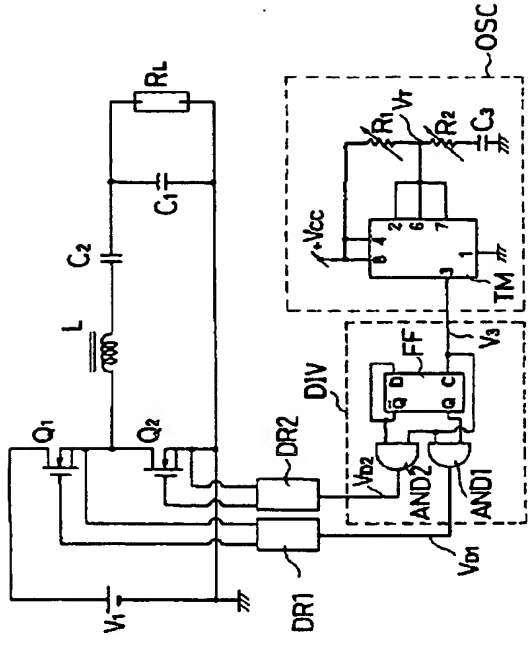
第 6 図



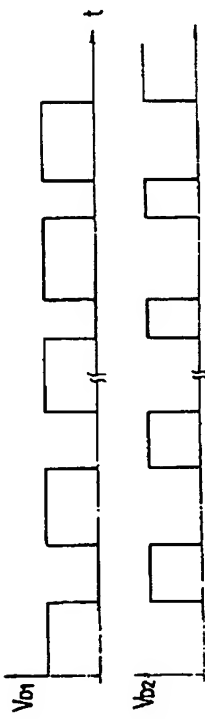
第 7 図



第 9 図



第 8 図



第 10 図

